

THỰC HIỆN LORA GATEWAY ĐƠN GIẢN TRÊN NỀN TẢNG SoC FPGA

Đặng Tấn Phát, Cao Trần Bảo Thương, Bùi Trọng Tú và Huỳnh Hữu Thuận

Khoa Điện tử - Viễn Thông
Trường Đại học Khoa học tự nhiên, ĐHQG-HCM

dtphat@fetel.hcmus.edu.vn, ctbthuong@fetel.hcmus.edu.vn,

bttu@fetel.hcmus.edu.vn, hhthuan@hcmus.edu.vn

Tóm tắt

LoRa là kỹ thuật giao tiếp không dây theo chuẩn LPWAN, và tập trung vào giao tiếp tầm xa với độ nhạy cao, điều này cho phép nó có thể hoạt động trong môi trường giao thoa có nhiễu và dưới ngưỡng nhiễu sàn. Trong báo cáo này sử dụng bộ thu LoRa đơn kênh, nó có thể xử lý nhiều thiết bị cuối được đặt tại nhiều vị trí khác nhau để làm gateway. Bên cạnh đó, với sự phát triển nhanh chóng trong lĩnh vực thiết kế vi mạch và nhu cầu đa dạng trong lĩnh vực IoT dẫn đến ứng dụng IoT cần tốc độ nhanh, linh động và đa dạng về phần cứng, được thực thi trên SoC FPGA. Tích hợp LoRa trên SoC FPGA với mục đích sử dụng khối AES cứng giúp làm tăng tốc quá trình giải mã/ mã hóa trong giao tiếp LoRa theo định dạng gói của LoRaWAN, đồng thời mở rộng khả năng tích hợp các chuẩn giao tiếp khác trên gateway vì sự linh động của FPGA.

IMPLEMENT SIMPLE LORA GATEWAY BASED ON SoC FPGA PLATFORMS

Tan-Phat Dang, Bao-Thuong Cao-Tran, Trong-Tu Bui and Huu-Thuan Huynh

Faculty of Electronics and Telecommunications
University of Science, VNU-HCM

dtphat@fetel.hcmus.edu.vn, ctbthuong@fetel.hcmus.edu.vn,

btu@fetel.hcmus.edu.vn, hthuan@hcmus.edu.vn

Abstract

Lora is the wireless communication technology according to Low Power Wide Area Network (LPWAN) and concentrates on long-range communication with the high receiving sensitivity that allows it to operate in the noise interference environment and under noise floor. This paper only uses a single-channel receiver which can handle plenty of end-device at multiple locations in range, become the gateway. Besides, the rapid development in the IC design field and diversified demand in the IoT field leads to the applications which need the fast speed and change hardware quickly, are implemented on SoC FPGA. Integrating LoRa on SoC FPGA with the purpose of using a hard AES module that accelerates encryption/ decryption in LoRa interfaces under the LoRaWAN packet format, and expanding the ability to integrate other communication standards into gateway due to the FPGA customization.