

Xây dựng chương trình thiết kế vi mạch số P&R tự động công suất thấp

Trần Ngọc Châu⁽¹⁾, Phạm Công Kha⁽²⁾, Lê Đức Hùng^(1)*

⁽¹⁾ Phòng PTN DESLAB, Khoa Điện tử - Viễn Thông,
Trường Đại học Khoa học Tự nhiên, ĐHQG-HCM

⁽²⁾ Trường Đại học Điện tử - Truyền thông (UEC), Tokyo, Nhật Bản

^(*)Email: ldhung@hcmus.edu.vn

Tóm tắt

Trong bài báo này, chúng tôi thực hiện xây dựng quy trình thiết kế vi mạch số P&R chạy tự động dùng script và thực hiện các phương pháp kỹ thuật thiết kế vi mạch số công suất thấp như clock-gating, multi-threshold, multi-voltage, power-gating để tối ưu hóa công suất của các vi mạch số. Các phương pháp kỹ thuật công suất thấp này cùng với quy trình thiết kế số tự động được thực hiện để thiết kế CPU 16-bit. Các phương pháp sau đó được đánh giá và so sánh với nhau cho thấy việc sử dụng các phương pháp kỹ thuật thiết kế vi mạch số công suất thấp cho kết quả công suất tối ưu hơn nhiều so với việc tối ưu công suất dùng các lệnh thông thường.

Từ khóa: vi mạch số, công suất thấp, clock-gating, multi-threshold, multi-voltage, power-gating.

A low-power automatic P&R digital integrated circuits design flow

Tran Ngoc Chau⁽¹⁾, Pham Cong Kha⁽²⁾, Le Duc Hung^(1)*

⁽¹⁾ DESLAB, Faculty of Electronics and Telecommunications,
University of Science, VNU-HCM

⁽²⁾ The University of Electro-Communications (UEC), Tokyo, Japan

^(*)Email: ldhung@hcmus.edu.vn

Abstract

In this paper, we implemented an automatic P&R digital integrated circuits design flow using scripts and low-power digital integrated circuit techniques such as clock-gating, multi-threshold, power-gating to optimize power consumption of digital integrated circuits. These low-power techniques with the automation design flow were applied on designing a 16-bit CPU core for evaluation. The methodologies were evaluated and compared to each other. As a result, the design using the low-power digital integrated circuit techniques results the lower power consumption than the one applying conventional techniques.

Keywords: digital integrated circuits, low-power techniques, clock-gating, multi-threshold, multi-voltage, power-gating